

(19) BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

(12) Patentschrift
(10) DE 40 41 276 C 1

(51) Int. Cl. 5:
H 01 L 21/20
H 01 L 45/00
H 01 J 1/30

DE 40 41 276 C 1

- (21) Aktenz. ichen: P 40 41 276.8-33
(22) Anmeldetag: 21. 12. 90
(43) Offenlegungstag: —
(45) Veröffentlichungstag der Patenterteilung: 27. 2. 92

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

(73) Patentinhaber:

Siemens AG, 8000 München, DE

(72) Erfinder:

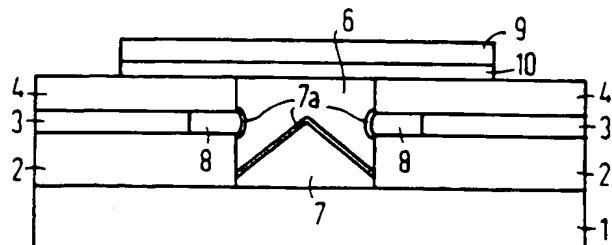
Stengl, Reinhard, Dr., 8901 Stadtbergen, DE;
Hönlein, Wolfgang, Dr., 8025 Unterhaching, DE;
Meul, Hans W., Dr., 8206 Bruckmühl, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

US 48 83 215
IEEE Trans. ED Vol. 36, No. 11, 1989, pp 2651-2657;
IEEE Trans. ED Vol. 30, No. 11, 1989, pp 2703-2708;
Solid State El. 1974, Vol. 17, pp. 158-163;

(54) Verfahren zur Herstellung einer elektrisch leitenden Spitze aus einem dotierten Halbleitermaterial

(57) Zur Herstellung einer elektrisch leitenden Spitze (7) aus einem dotierten Halbleitermaterial wird auf einem Substrat (1) aus dem Halbleitermaterial eine Maskenschicht (2, 3, 4) erzeugt, die mindestens an ihrer Oberfläche und unmittelbar auf dem Substrat (1) ein Material enthält, auf dem das Halbleitermaterial bei einer selektiven Epitaxie nicht aufwächst. In der Maskenschicht (2, 3, 4) wird eine Öffnung (6) erzeugt, in der die Oberfläche des Substrats (1) freiliegt. Auf der freiliegenden Oberfläche des Substrats (1) wird die elektrisch leitende Spitze (7) durch eine selektive Epitaxie erzeugt, bei der das Schichtwachstum in Richtung parallel zur Oberfläche des Substrats (1) geringer ist als in der Richtung senkrecht zur Oberfläche des Substrats (1).



DE 40 41 276 C 1

Beschreibung

Die kalte Feldemission aus elektrisch leitenden Spitzen mit Spitzentradien im nm-Bereich wird zunehmend für elektronische Bauelemente und Anzeigen benutzt.

Aus W. G. Ornis et al., IEEE Trans. ED Vol. 36 No. 11 1989, pp. 2651 – 2657 ist z. B. eine Kaltkathoden-Triode bekannt. In dem bekannten Bauelement ist auf einer Siliziumscheibe eine Siliziumspitze angeordnet, die eine Kathode bildet. Von der Kathode isoliert ist gegenüber der Spitze eine flächige Anode angeordnet. Auf der Höhe der Kathode ist ringförmig von der Kathode und der Anode isoliert eine Gateelektrode angeordnet. Legt man zwischen die Kathode (negativ) und die Anode (positiv) eine Spannung der Größe VAK an, so emittiert die Kathode Elektronen bei Feldstärken in der Größenordnung 10^7 V/cm . Diese Feldstärke ist proportional V_{AK}/r , wobei r der Spitzentradius der Kathode ist. Durch Anlegen einer Spannung an die Gateelektrode kann dieser Elektronenstrom gesteuert werden.

Der Gleichrichtereffekt dieses Bauelementes entsteht durch die unterschiedliche Geometrie von Kathode (Spitze) und Anode (Platte). Daher wird die Emissionsfeldstärke an der Kathode bei wesentlich kleinerer Spannung VAK erreicht als an der flachen Anode.

Aus R. A. Lee et. al., IEEE Trans. ED Vol. 36 No. 11, 1989, pp. 2703 – 2708 und R. N. Thomas et al., Solid St. Electr. 1974, Vol. 17, pp. 155 – 163 sind Verfahren zur Herstellung von Emitterspitzen bekannt. Dabei werden mit Hilfe eines Photolithographieschrittes z. B. kreisförmige Gebiete auf einer oxidierten Siliziumscheibe so freigeätzt, daß in der Mitte des kreisförmigen Gebietes ein Oxidfleck verbleibt. Danach wird mit Hilfe anisotroper oder isotroper Ätzung der in der Mitte des Kreises verbliebene Oxidfleck unterätzt. Dabei entsteht aufgrund der kristallinen Struktur des Siliziums eine Spitze mit entsprechenden Flanken, z. B. $<111>$ auf $<100>$. Nach Beendigung der Unterätzung lösen sich die Oxidflecken ab und die Spitze wird freigelegt.

In diesem Verfahren ist bei der gleichzeitigen Herstellung mehrerer Spitzen die Spitzengeometrie und damit die Emissionsfähigkeit durch lokale Schwankungen der Ätzrate beeinflußt.

Der Erfindung liegt das Problem zugrunde, ein Verfahren zur Herstellung von elektrisch leitenden Spitzen anzugeben, das eine leicht kontrollierbare Einstellung der Spitzentradien im nm-Bereich erlaubt.

Das Problem wird erfindungsgemäß gelöst durch ein Verfahren nach Anspruch 1.

Die Erfindung macht sich die Tatsache zu nutze, daß es bei der selektiven Epitaxie, insbesondere von Silizium, zu einer Facettenbildung an maskierenden Strukturen kommt. Eine punktförmige Spitze entsteht dabei, wenn der Durchmesser der Öffnung, in der die Spitze durch selektive Epitaxie aufgewachsen wird, kleiner ist als 2mal die Höhe der Spitze.

Gemäß einer Ausführungsform der Erfindung wird die Maskenschicht als Dreifachschicht gebildet. Dabei wird auf das Substrat eine erste Schicht aus einem Material aufgebracht, auf das das Halbleitermaterial bei der selektiven Epitaxie nicht aufwächst. Auf die erste Schicht wird eine zweite Schicht aus dem dotierten Halbleitermaterial aufgebracht. Auf die zweite Schicht wird eine dritte Schicht aus einem Material aufgebracht, auf das das Halbleitermaterial bei der selektiven Epitaxie nicht aufwächst. Bei der selektiven Epitaxie zur Bildung der leitenden Spitze wächst in diesem Fall das Halbleitermaterial auch an den Flanken der zweiten

Schicht auf.

Die Öffnung in der Maskenschicht wird insbesondere durch einen anisotropen Ätzprozeß erzeugt. Es liegt im Rahmen der Erfindung, dabei die zweite Schicht in einem isotropen Ätzprozeß um einen definierten Betrag unter die dritte Schicht zu unterätzen. Über diese Unterätzung wird der Abstand zwischen dem an den Flanken der zweiten Schicht aufgewachsenen Halbleitermaterial und der leitenden Spitze eingestellt.

Weitere Ausgestaltungen der Erfindung gehen aus den übrigen Ansprüchen hervor.

Im weiteren wird die Erfindung anhand eines Ausführungsbeispiels und der Figuren näher erläutert.

Fig. 1 bis Fig. 5 zeigt Verfahrensschritte zur Herstellung einer leitenden Spitze auf einem Halbleitersubstrat.

Fig. 6 und Fig. 7 zeigt die Herstellung einer Kaltkathoden-Vakuumröhre unter Verwendung einer erfindungsgemäß hergestellten leitenden Spitze als Kathode.

Fig. 8 zeigt eine kompakte Ausführungsform einer Kaltkathode-Vakuumröhre.

Auf ein Substrat 1 aus $<100>$ Silizium, das hochdotiert und n-leitend, z. B. $0,02 \Omega \text{ cm}$ Sb dotiert ist, wird ganzflächig eine erste Isolatorschicht 2 aufgebracht (s. Fig. 1). Die erste Isolatorschicht 2 ist z. B. 0,1 bis 0,5 μm dick und besteht z. B. aus thermischem oder CVD-Siliziumdioxid. Auf die erste Isolatorschicht 2 wird eine elektrisch leitende Schicht 3 aufgebracht. Die elektrisch leitende Schicht 3 besteht z. B. aus n^+ -dotiertem amorphem Silizium und ist z. B. 0,1 μm dick.

Auf die elektrisch leitende Schicht 3 wird eine zweite Isolatorschicht 4 aufgebracht. Die zweite Isolatorschicht 4 ist z. B. 0,1 bis 0,2 μm dick. Die zweite Isolatorschicht 4 wird z. B. als Doppelschicht bestehend aus einer etwa 50 nm dicken thermischen Siliziumoxidschicht und einer ca. 0,1 bis 0,2 μm dicken LPCVD-Borphosphorsilikatglasschicht gebildet. Zur Erzeugung einer glatten Oberfläche wird die Borphosphorsilikatglaschicht bei 900°C feucht getempert.

Auf die zweite Isolatorschicht 4 wird eine Photolackschicht 5 aufgeschleudert und nach einem Photolithographieschritt strukturiert. Unter Verwendung der strukturierten Photolackschicht 5 als Ätzmaske wird mit geeigneten anisotropen Ätzverfahren eine Öffnung 6 in die zweite Isolatorschicht 4 und in die elektrisch leitende Schicht 3 geätzt (s. Fig. 2). Die Öffnung 6 weist eine Weite w von z. B. 0,6 μm auf.

Als nächstes wird die elektrisch leitende Schicht 3 lateral naßchemisch unter die zweite Isolatorschicht 4 zurückgeätzt (s. Fig. 3). Ein solches naßchemisches, isotropes Ätzen ist über die Ätzdauer gut kontrollierbar. Die Unterätzung der elektrisch leitenden Schicht 3 unter die zweite Isolatorschicht 4 beträgt z. B. $x = 0,8 \mu\text{m}$.

Selbstjustiert zur elektrisch leitenden Schicht 3 wird die erste Isolatorschicht 2 anschließend unter Verwendung der ursprünglichen Photolackschicht 5 als Ätzmaske bis zur Freilegung der Oberfläche des Substrats 1 anisotrop geätzt (s. Fig. 4). Dadurch wird die Öffnung 6 bis zur Oberfläche des Substrats 1 vergrößert.

Im nächsten Schritt wird die Photolackschicht 5 entfernt. Es folgen bekannte Reinigungsschritte zur Vorbereitung der freiliegenden Oberfläche des Substrats 1 für die anschließende selektive Siliziumepitaxie.

Anschließend wird die selektive Siliziumepitaxie durchgeführt. Bei der Abscheidung werden z. B. die folgenden Prozeßparameter eingehalten: Als Prozeßgase werden HCl mit einer Durchflußrate von 140 sccm, SiCl₂H₂ mit einer Durchflußrate von 200 sccm, PH₃ mit

einer Durchflußrate von 300 sccm und H₂ mit einer Durchflußrate von 60 slm (standard Liter pro Minute) verwendet. Der Gesamtdruck beträgt 13,3 hPa. Die Temperatur an dem Substrat 1 wird auf 850°C gehalten.

Mit diesen Prozeßparametern wächst auf der in der Öffnung 6 freiliegenden Oberfläche des Substrats 1 eine in-situ-dotierte, n⁺-leitende pyramidenförmige Spalte 7 auf (s. Fig. 5). Damit eine punktförmige Spalte entsteht, ist es entscheidend, daß die Höhe der Spalte 7 größer ist als die halbe Weite w/2 der Öffnung 6.

Bei der selektiven Siliziumepitaxie wächst auch an den freiliegenden Kanten der elektrisch leitenden Schicht 3 aus Silizium eine polykristalline Siliziumstruktur 8 an (s. Fig. 5). Die Dicke der ersten Isolatorschicht 2 wird so an die Weite w der Öffnung 6 angepaßt, daß die Spalte 7 eine punktförmige Spalte bildet, die in etwa auf der Höhe der polykristallinen Siliziumstruktur 8 liegt. Der Abstand zwischen der polykristallinen Siliziumstruktur 8 und der Spalte 7a ist dann kleiner als die halbe Weite w/2 der Öffnung 6 + x, wobei x die Ausdehnung der Unterätzung der elektrisch leitenden Schicht 3 unter die zweite Isolatorschicht 4 ist. Der Abstand a ist also durch die gezielte Unterätzung x beliebig einstellbar. Der Abstand a ist unabhängig vom Auflösungsvermögen oder der Justiertoleranz einer Photolithographie. Durch Verwendung einer Sub-µm-Lithographie zur Strukturierung der Öffnung 6 mit z. B. w kleiner 0,3 µVm ist die Spalte 7 in einer Geometrie herstellbar wie sie für Kaltkathoden mit Einsatzspannungen unter 10 Volt erforderlich sind.

Die Emissionsfähigkeit der Spalte 7 bei einer Anwendung z. B. als Kaltkathode kann durch eine selektiv auf freiliegende Siliziumoberflächen aufgebrachte Metallschicht 7a verbessert werden (s. Fig. 5). Dies geschieht z. B. mit Hilfe einer selektiven Metall-CVD-Abscheidung oder mit Hilfe eines selektiven Silizierverfahrens. Die Metallschicht 7a besteht z. B. aus TiSi₂.

Zur Fertigstellung einer Kaltkathoden-Vakuumröhre wird die Öffnung 6 verschlossen (s. Fig. 6). Dies erfolgt z. B. dadurch, daß auf die zweite Isolatorschicht 4 in einem Waferbonding-Verfahren, wie es z. B. aus US-PS 48 83 215 bekannt ist, ein weiteres Substrat 9 aufgebracht wird. Das weitere Substrat 9 weist mindestens an seiner der zweiten Isolatorschicht 4 zugewandten Oberfläche eine glatte SiO₂-Schicht 10 auf. Vorbedingung zur Anwendung des Waferbonding-Verfahrens ist, daß die zu verbindenden Oberflächen beide sehr plan sind und aus SiO₂ bestehen. Für das Waferbonding-Verfahren geeignete Oberflächen bestehen z. B. aus thermischen Oxiden oder aus abgeschiedenen Oxiden mit einem hohen Anteil an Weichmachern, wie es z. B. in Borphosphorsilikatglas der Fall ist. Die Oberfläche der zweiten Isolatorschicht 4, wie sie in diesem Ausführungsbeispiel hergestellt wurde, erfüllt die Anforderungen zum Waferbonden. Das weitere Substrat 9 besteht z. B. aus n⁺-dotiertem oder p⁺-dotiertem Silizium oder aus einem lichtdurchlässigen, leitenden Material für Displays.

Es ist besonders vorteilhaft, das Waferbonden in einer O₂-Atmosphäre durchzuführen. Bei dem Bonden ist ein Temperschritt notwendig. Bei diesem Temperschritt werden in reiner O₂-Atmosphäre an die Öffnung 6 angrenzende Siliziumflächen oxidiert. Bei dieser Oxidation bildet sich ein Vakuum mit einem Restgasdruck, der dem Dampfdruck von SiO₂ entspricht.

Durch Dünnschleifen des weiteren Substrates 9 und Strukturierung des weiteren Substrates 9 mittels einer unkritischen Phototechnik wird die Kaltkathoden-Vakuumröhre fertiggestellt (s. Fig. 7).

In der fertigen Kaltkathoden-Vakuumröhre bildet die Spalte 7 die Kathode, die elektrisch leitende Schicht 3 mit den polykristallinen Siliziumstrukturen 8 die Steuerelektrode, das weitere Substrat 9 die Anode und die Öffnung 6 den Röhreninnenraum.

Durch Anwendung des erfundungsgemäßen Verfahrens ist der Abstand zwischen der Spalte der Kathode und der Anode, der für die Elektronenemission einen wichtigen Parameter darstellt, nur über die Höhe der Spalte 7 festgelegt. Diese Höhe ist bei Temperaturen um 850°C über Oberflächenreaktionen sehr genau einstellbar.

Eine vereinfachte Ausführungsform der Erfindung sieht vor, anstelle der ersten Isolationsschicht 2, der elektrisch leitenden Schicht 3 und der zweiten Isolationsschicht 4 nur eine einzige Isolationsschicht 11 vorzusehen (s. Fig. 8). Die einzige Isolationsschicht 11 besteht z. B. aus einem thermischen SiO₂, das in einer Dicke H von z. B. 1 µm aufgebracht wird, die größer ist als die halbe Weite w/2 von z. B. 0,3 µm der Öffnung 6. In Fig. 8 wurden für gleiche Teile die gleichen Bezugszeichen wie in Fig. 1 bis 7 verwendet. Diese Ausführungsform erlaubt die Herstellung von Kaltkathoden-Emitterfeldern höchster Packungsdichte.

Das erfundungsgemäße Herstellverfahren, das hier anhand eines n-dotierten Siliziumsubstrats beschrieben wurde, ist ebenso durchführbar auf der Basis eines p-dotierten Siliziumsubstrats.

Patentansprüche

1. Verfahren zur Herstellung einer elektrisch leitenden Spalte aus einem dotierten Halbleitermaterial mit folgenden Schritten:

- a) auf einem Substrat (1) aus dem Halbleitermaterial wird eine Maskenschicht (2, 3, 4, 11) erzeugt, die mindestens an der Oberfläche und unmittelbar auf dem Substrat (1) ein Material enthält, auf dem das Halbleitermaterial bei einer selektiven Epitaxie nicht aufwächst,
- b) in der Maskenschicht (2, 3, 4, 11) wird eine Öffnung (6) erzeugt, in der die Oberfläche des Substrats (1) freiliegt,
- c) auf der freiliegenden Oberfläche des Substrats (1) wird die elektrisch leitende Spalte (7) durch eine selektive Epitaxie erzeugt, bei der das Schichtwachstum in der Richtung parallel zur Oberfläche des Substrats (1) geringer ist, als in Richtung senkrecht zur Oberfläche des Substrats (1).

2. Verfahren nach Anspruch 1, bei dem die selektive Epitaxie durch Abscheidung aus der Gasphase erfolgt und das Halbleitermaterial dabei in-situ-dotiert wird.

3. Verfahren nach Anspruch 2, bei dem als Halbleitermaterial Silizium verwendet wird.

4. Verfahren nach Anspruch 3, bei dem die selektive Epitaxie unter Verwendung H₂, HCl und SiCl₂H₂ als Prozeßgase durchgeführt wird.

5. Verfahren nach Anspruch 4, bei dem die Durchflußrate für H₂ zwischen 10 slm und 200 slm die Durchflußrate für HCl zwischen 0 slm und 1 slm, die Durchflußrate für SiCl₂H₂ zwischen 30 sccm und 1000 sccm, die Temperatur des Substrats zwischen 80 °C und 1000°C und der Gesamtdruck der Prozeßgase zwischen 133 Pa und 5333 Pa liegt.

6. Verfahren nach einem der Ansprüche 1 bis 5, bei dem die Dicke der Maskenschicht (2, 3, 4, 11) größer

ist als die Höhe der leitenden Spitze (7).

7. Verfahren nach Anspruch 6, bei dem die Maskenschicht (2, 3, 4) als Dreifachschicht erzeugt wird, wobei auf das Substrat (1) eine erste Schicht (2) aus einem Material aufgebracht wird, auf daß das Halbleitermaterial bei der selektiven Epitaxie nicht aufwächst, auf die erste Schicht (2) eine zweite Schicht (3) aus dem dotierten Halbleitermaterial aufgebracht wird und auf die zweite Schicht (3) eine dritte Schicht (4) aus einem Material aufgebracht wird, auf das das Halbleitermaterial bei der selektiven Epitaxie nicht aufwächst, so daß bei der selektiven Epitaxie auch an den Flanken der zweiten Schicht (4) das Halbleitermaterial aufwächst.

8. Verfahren nach Anspruch 7 mit folgenden Schritten:

- a) die Öffnung (6) in der Maskenschicht (2, 3, 4) wird durch anisotropes Ätzen erzeugt,
- b) bei dem Erzeugen der Öffnung (6) in der Maskenschicht (2, 3, 4) wird die zweite Schicht (3) in einem isotropen Ätzprozeß um einen definierten Betrag unter die dritte Schicht (4) unterätzt,
- c) die leitende Spitze (7) wird in einer solchen Höhe aufgewachsen, daß der Abstand zwischen der dem Substrat (1) abgewandten Seite der Spitze (7) und der Oberfläche des Substrats (1) und der Abstand zwischen der Mitte der zweiten Schicht (3) und der Oberfläche des Substrats (1) im wesentlichen gleich sind.

9. Verfahren nach Anspruch 8, bei dem auf die leitende Spitze (7) selektiv eine Metallschicht (7a) aufgebracht wird.

10. Verfahren nach einem der Ansprüche 6 bis 9, bei dem mindestens an der Oberfläche der Maskenschicht (2, 3, 4) eine SiO₂-Schicht (4) mit glatter Oberfläche erzeugt wird, auf die mittels Waferbonden ein weiteres Substrat (9) aufgebracht wird, das mindestens an der der SiO₂-Schicht (4) zugewandten Seite mit einer glatten SiO₂-Oberfläche (10) versehen ist.

11. Verfahren nach Anspruch 10, bei dem das Waferbonden in reiner O₂-Atmosphäre durchgeführt wird.

5

10

15

25

30

35

40

45

Hierzu 2 Seite(n) Zeichnungen

50

55

60

65

FIG 1

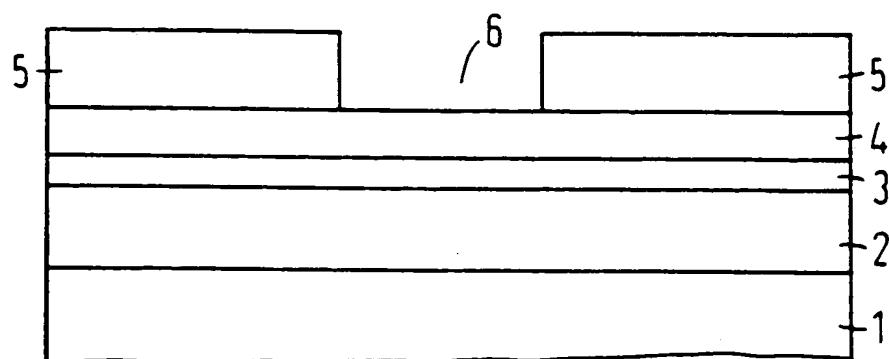


FIG 2

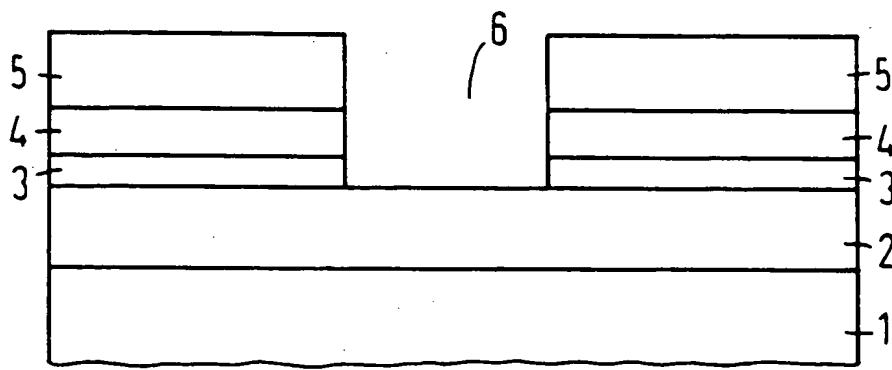


FIG 3

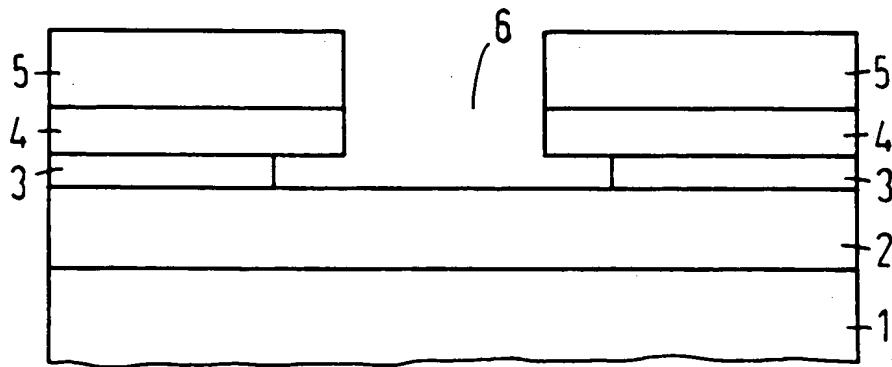


FIG 4

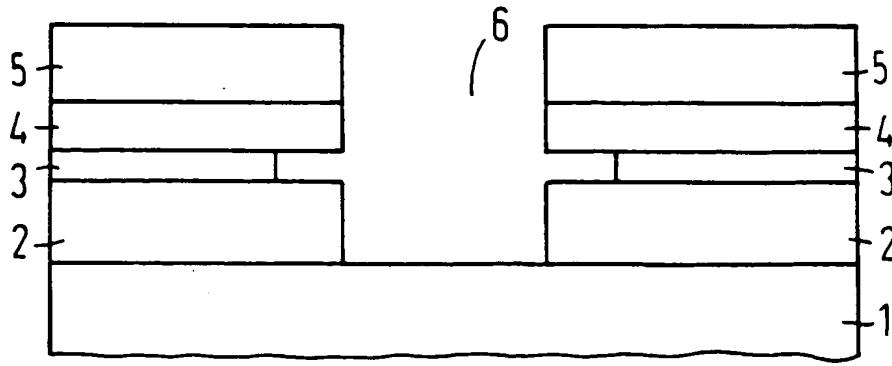


FIG 5

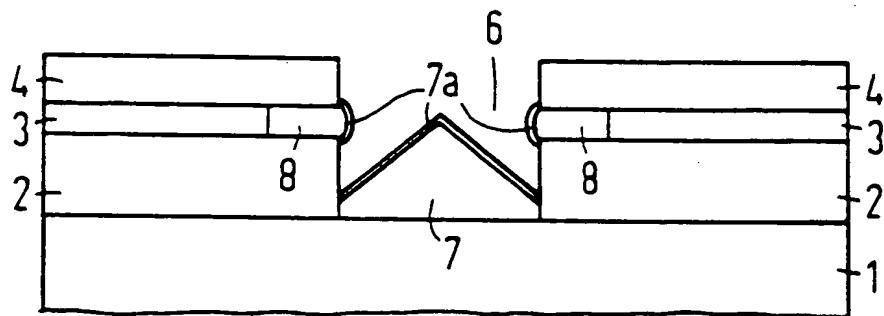


FIG 6

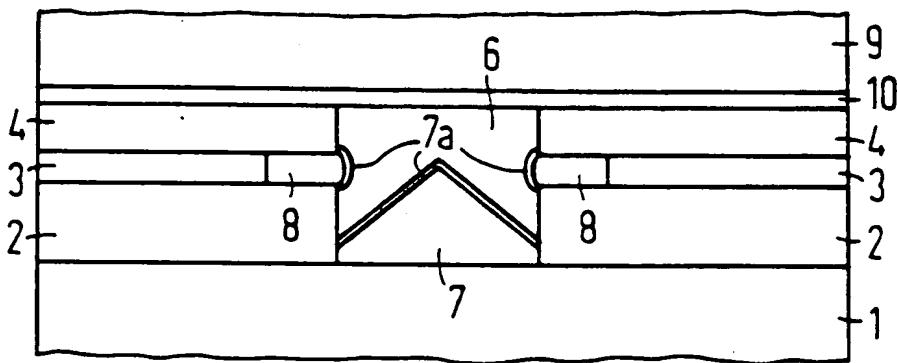


FIG 7

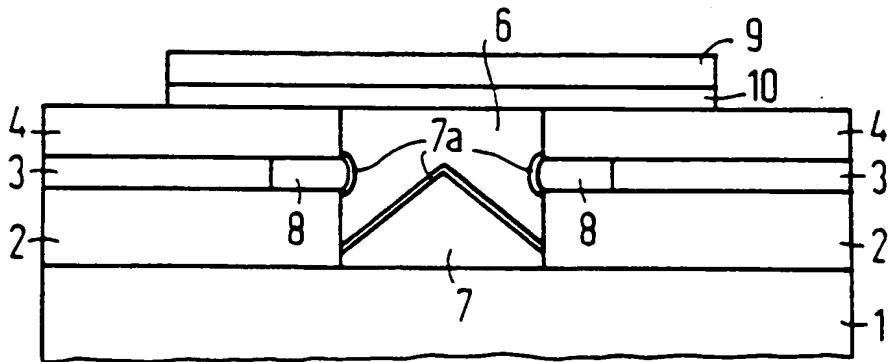


FIG 8

